IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re PATENT APPLICATION of

Yoshinori SHIZUNO

Serial No.: [NEW]

Mail Stop Patent Application

Filed: December 9, 2003

Attorney Docket No. OKI.630

For: SEMICONDUCTOR DEVICE AND METHOD OF MANUFACTURING THE SAME

CLAIM OF PRIORITY

U.S. Patent and Trademark Office 2011 South Clark Place Customer Window, Mail Stop Patent Application Crystal Plaza Two, Lobby, Room 1B03 Arlington, VA 22202

Sir:

Applicant, in the above-identified application, hereby claims the priority date under the International Convention of the following Japanese application:

Appln. No. 2003-194873

filed July 10, 2003

as acknowledged in the Declaration of the subject application.

A certified copy of said application is being submitted herewith.

Respectfully submitted,

VOLENTINE FRANCOS, PLLC

Adam C. Volentine Registration No. 33,289

12200 Sunrise Valley Drive, Suite 150 Reston, Virginia 20191 Tel. (703) 715-0870 Fax. (703) 715-0877

Date: December 9, 2003

日本国特許庁 JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 Date of Application:

2003年 7月10日

出 願 番 号 Application Number:

特願2003-194873

[ST. 10/C]:

[JP2003-194873]

出 願 人
Applicant(s):

沖電気工業株式会社

特許庁長官 Commissioner, Japan Patent Office 2003年11月12日





ページ: 1/E

【書類名】

特許願

【整理番号】

OH003843

【あて先】

特許庁長官殿

【国際特許分類】

H01L 21/304

【発明者】

【住所又は居所】

東京都港区虎ノ門1丁目7番12号 沖電気工業株式会

社内

【氏名】

閑野 義則

【特許出願人】

【識別番号】

00000295

【氏名又は名称】

沖電気工業株式会社

【代理人】

【識別番号】

100085419

【弁理士】

【氏名又は名称】

大垣 孝

【手数料の表示】

【予納台帳番号】

012715

【納付金額】

21,000円

【提出物件の目録】

【物件名】

明細書 1

【物件名】

図面 1

【物件名】

要約書 1

【包括委任状番号】

9001068

【プルーフの要否】

要

【書類名】 明細書

【発明の名称】 半導体装置及びその製造方法

【特許請求の範囲】

【請求項1】 加工対象物を、該加工対象物の切断されるべき線に沿って複数個に切断するに当たり、

前記加工対象物の表面を研削する第1の研削工程と、

前記第1の研削工程によって露出された前記加工対象物の表面にレーザ光を照射して、前記切断されるべき線に沿って該加工対象物を切断するダイシング工程と

を含むことを特徴とする半導体装置の製造方法。

【請求項2】 請求項1に記載の半導体装置の製造方法において、前記加工対象物は、第1の層と該第1の層よりも前記レーザ光を透過させ難い第2の層とを具え、前記第1の研削工程では、前記第2の層を研削して除去することを特徴とする半導体装置の製造方法。

【請求項3】 請求項1に記載の半導体装置の製造方法において、前記加工対象物は、第1の層と該第1の層よりも前記レーザ光を透過させ難い第2の層とを具え、前記第1の研削工程を、前記第1の層の表面に対して行うことを特徴とする半導体装置の製造方法。

【請求項4】 請求項3に記載の半導体装置の製造方法において、前記第1 の研削工程では、前記第1の層の全体の厚みを薄くすることを特徴とする半導体 装置の製造方法。

【請求項5】 請求項3または4に記載の半導体装置の製造方法において、前記第2の層の表面は伸縮自在のシート上に固定されており、前記ダイシング工程後、前記シートを伸ばすことにより前記切断を行うことを特徴とする半導体装置の製造方法。

【請求項6】 請求項3または4に記載の半導体装置の製造方法において、前記ダイシング工程後、さらに、前記第2の層の表面から、前記第1の層のうち該第2の層と対面する面に向かって研削する第2の研削工程を含むことを特徴とする半導体装置の製造方法。

【請求項7】 請求項1ないし6のいずれか一項に記載の半導体装置の製造 方法において、前記第1の研削工程では、表面にダイヤモンド細粒が固着された 研削手段によって、前記加工対象物の研削を行うことを特徴とする半導体装置の 製造方法。

【請求項8】 請求項7に記載の半導体装置の製造方法において、前記ダイヤモンドの平均粒径は、4~10μmの範囲内であることを特徴とする半導体装置の製造方法。

【請求項9】 請求項1ないし8のいずれか一項に記載の半導体装置の製造 方法において、前記ダイシング工程では、前記レーザ光を、前記加工対象物の内 部に集光させて行う、非加熱方式のダイシング工程であることを特徴とする半導 体装置の製造方法。

【請求項10】 請求項1ないし9のいずれか一項に記載の半導体装置の製造方法において、前記第1の研削工程では、前記加工対象物の表面を平滑化することを特徴とする半導体装置の製造方法。

【請求項11】 請求項2ないし10のいずれか一項に記載の半導体装置の製造方法において、前記加工対象物のうち、前記第1の層は半導体素子が形成された基板を具え、及び前記第2の層は前記基板に設けられた前記半導体素子を封止する封止層を具えていることを特徴とする半導体装置の製造方法。

【請求項12】 請求項2ないし10のいずれか一項に記載の半導体装置の製造方法において、前記加工対象物のうち、前記第1の層は半導体素子が形成された基板を具え、及び前記第2の層は金属層を具えていることを特徴とする半導体装置の製造方法。

【請求項13】 請求項11または12に記載の半導体装置の製造方法において、前記基板は、シリコン基板、または表面にシリコン薄膜が形成されたサファイア基板であることを特徴とする半導体装置の製造方法。

【請求項14】 基板と、該基板に形成された半導体素子を封止する封止層とを具え、前記封止層の側端面は、前記基板の側端面よりも内側に形成されていることを特徴とする半導体装置。

【請求項15】 請求項14に記載の半導体装置において、前記封止層の側

端面は研削によって形成された切断面であり、前記基板の側端面は、前記基板に レーザ光を照射して形成された切断面であることを特徴とする半導体装置。

【請求項16】 請求項15に記載の半導体装置において、前記封止層の側端面は、前記基板の側端面よりも $5\sim100~\mu$ mの範囲内で内側に形成されていることを特徴とする半導体装置。

【請求項17】 請求項14ないし16のいずれか一項に記載の半導体装置において、前記基板は、シリコン基板、または表面にシリコン薄膜が形成されたサファイア基板であることを特徴とする半導体装置。

【請求項18】 加工対象物を複数個に切断する半導体装置の製造方法において、

前記加工対象物の表面を研削する研削工程と、

研削された前記加工対象物の表面にレーザ光を照射し、該加工対象物を切断するダイシング工程と

を含むことを特徴とする半導体装置の製造方法。

【請求項19】 請求項18に記載の半導体装置の製造方法において、前記研削工程は、前記加工対象物の表面全体に適用され、前記加工対象物の全体の厚みが薄くされることを特徴とする半導体装置の製造方法。

【請求項20】 請求項18に記載の半導体装置の製造方法において、前記研削工程は、前記加工対象物の表面の一部に適用されることを特徴とする半導体装置の製造方法。

【請求項21】 請求項18ないし20のいずれか一項に記載の半導体装置の製造方法において、前記ダイシング工程は、前記レーザ光を、前記加工対象物の内部に集光させて行う非加熱方式のダイシング工程であることを特徴とする半導体装置の製造方法。

【請求項22】 第1の層と、該第1の層上に形成され該第1の層よりもレーザ光を透過させ難い第2の層とを含む加工対象物を準備する工程と、

前記第2の層を研削する研削工程と、

前記研削工程で露出された前記第1の層の表面にレーザ光を照射し、前記加工 対象物を切断するダイシング工程と を含むことを特徴とする半導体装置の製造方法。

【請求項23】 請求項22に記載の半導体装置において、前記研削工程は、前記第2の層を研削するのに引き続き、前記第1の層の表面の一部を研削する工程を含むことを特徴とする半導体装置の製造方法。

【請求項24】 第1の層と、該第1の層上に形成され該第1の層よりもレーザ光を透過させ難い第2の層とを含む加工対象物を準備する工程と、

前記第1の層を研削する研削工程と、

研削された前記第1の層の表面にレーザ光を照射し、前記加工対象物を切断するダイシング工程と

を含むことを特徴とする半導体装置の製造方法。

【請求項25】 請求項24に記載の半導体装置の製造方法において、前記研削工程は、前記研削工程は、前記第1の層の表面全体に適用され、前記加工対象物の全体の厚みが薄くされることを特徴とする半導体装置の製造方法。

【請求項26】 請求項24または25のいずれか一項に記載の半導体装置の製造方法において、前記ダイシング工程は、前記第1の層の内部にレーザ光を、前記第1の層の内部に集光させて行う非加熱方式のダイシング工程であることを特徴とする半導体装置の製造方法。

【発明の詳細な説明】

 $[0\ 0\ 0\ 1\]$

【発明の属する技術分野】

この発明は、半導体装置及びその製造方法に関する。

[0002]

【従来の技術】

従来より、ウェハプロセスにおいて半導体素子等が作り込まれたシリコン基板 等のウェハを複数個のチップに個片化するに当たり、回転ブレードを用いたダイ シング方法が利用されている。

[0003]

このブレードを用いたダイシング方法は、WCSP (Waferlevel Chip Size Package)の製造プロセスにおいて、外部端子形成

工程後のウェハを個片化する場合にも利用されている。

[0004]

近年、サファイア層上にシリコン薄膜が形成されたSOS(Silicon On Sapphire)基板を具えるデバイスが、低消費電力及び高速性の点から注目されている。

[0005]

しかし、SOS基板を構成するサファイアは、ダイヤモンドに次いで硬度が高い。そのため、サファイア基板に対してダイシングを行う場合には、ブレードの回転速度を極めて低速(通常の回転速度の数十分の一~百分の一程度の回転速度)にして行うか、又はレーザ光を用いたダイシング方法が利用されている。

[0006]

これまで、レーザ光を用いたダイシング方法として、レーザ光による熱溶融を 利用した方法が利用されているが、熱歪みやコンタミネーション等の解決すべき 課題も多い。

[0007]

そこで、近年では、レーザ光による新たなダイシング方法として、非加熱加工方式(或いは、非溶融方式とも称する。)が提案されている。具体的には、浜松ホトニクス(株)が開発したステルスダイシング方法(例えば、特許文献1参照)や(株)ディスコが開発したショートパルスレーザを利用した方法がある。

[0008]

【特許文献1】

特開2002-192370号公報

[0009]

【発明が解決しようとする課題】

しかしながら、上述したブレードを用いたダイシング方法を利用する場合には、チップサイズよりも数十から百μm程度のマージンの設定が必要となる。なぜなら、ダイシング時に発生するカーフ幅やダイシングの衝撃で生じるチッピング等を考慮しなくてはならないためである。

[0010]

そのため、実際のチップサイズよりも大きなチップサイズを設計せねばならない。これにより、ウェハ1枚当たりのチップ収集数が減少するため、製品コストが増大する。

$[0\ 0\ 1\ 1]$

また、特に、SOS基板を用いた場合には、カーフ幅やダイシングの発生に加え、サファイア基板が難削材であることからダイシングに長時間を要する。その結果、ブレードが早く消耗してしまい、大幅なコストアップとなる。

[0012]

また、WCSPの場合も同様に、パッケージサイズを実際のパッケージサイズ よりも大きく設計せねばならず、製品コストが増大する。

[0013]

一方、上述した非加熱加工方式(或いは、非溶融方式とも称する。)を利用した場合には、カーフ幅及びチッピングが殆ど発生しないうえに、ブレードを用いたダイシング方法よりも高速ダイシングが可能である。

[0014]

しかし、非加熱加工方式のダイシングには、以下のような問題があった。

[0015]

レーザ光を加工対象物に照射するに当たり、レーザ光路中に、レーザ光を透過 させ難い難透過部が介在している場合がある。

[0016]

このとき、ダイシングの実施が不可能となる、あるいはレーザ光が加工対象物の表面で散乱されることによりレーザ光の加工対象物内への集光率が低下してしまい、その結果、著しいカーフ幅やチッピングが発生する場合がある。

[0017]

こうした難透過部としては、例えば、ウェハのダイシングライン上に設けられた、プロセスモニタ用TEGの金属膜や、WCSPにおける封止層等が挙げられる。

[0018]

また、近年の半導体装置の高集積化の要求の高まりとともに、薄型化されたシ

7/

リコン基板等の実用化が急務となっている。しかし、カーフ幅やチッピングは基 板の薄型化に伴って顕著となるため、現状では技術的課題も多い。

[0019]

そこで、この発明の目的は、レーザ光を用いた非溶融方式のダイシングを加工対象物の構造形態に拘わらず適用可能とすることにより、カーフ幅やチッピングの発生が抑制された半導体装置及びその製造方法を提供することにある。

[0020]

【課題を解決するための手段】

そこで、この発明の半導体装置の製造方法は、下記のような構成上の特徴を有する。

[0021]

すなわち、加工対象物を、当該加工対象物の切断されるべき線に沿って複数個 に切断するに当たり、以下の各工程を行う。

[0022]

先ず、第1の研削工程として、加工対象物の表面の研削を行う。

[0023]

その後、加工対象物を切断するダイシング工程を行う。すなわち、このダイシング工程は、第1の研削工程によって露出された加工対象物の表面にレーザ光を 照射して行う。

[0024]

この構成によれば、レーザ光によるダイシングを行う前に、加工対象物の被ダイシング面上の、レーザ光を透過させ難い難透過部の除去や平滑化が可能となる第1の研削工程を行っておく。ここでいう研削とは、加工対象物表面の全面あるいは所定領域に対する、研磨や切削を意味している。

[0025]

これにより、前処理である第1の研削工程を行わない場合に比べ、レーザ光が加工対象物表面で乱反射、あるいはレーザ光が加工対象物の表面で散乱されることによりレーザ光の加工対象物内への集光率が低下するのを、抑制することができる。

[0026]

その結果、ブレードを用いたダイシング方法の場合よりもカーフ幅やチッピングの発生を抑制することができる。

[0027]

したがって、実際のチップサイズに対するマージンを狭く設計することができるので、従来よりも半導体装置の小型化を実現することができる。

[0028]

【発明の実施の形態】

以下、図1から図8を参照して、この発明の実施の形態につき説明する。尚、各図は、この発明に係る半導体装置の一構成例を概略的に示してある。また、各図は、この発明が理解できる程度に各構成成分の形状、大きさ及び配置関係を概略的に示してあるに過ぎず、この発明をこれら図示例に限定するものではない。また、図を分かり易くするために、断面を示すハッチング(すなち、斜線)は一部分を除き省略してある。また、以下の説明において、特定の材料及び条件等を用いることがあるが、これら材料及び条件は好適例の一つに過ぎず、従って、何らこれらに限定されない。また、各図において同様の構成成分については同一の番号を付して示し、その重複する説明を省略することもある。

[0029]

<第1の実施の形態>

図1及び図2を参照して、この発明の第1の実施の形態に係る半導体装置およびその製造方法につき説明する。図1(A)は、この実施の形態に係る半導体装置にダイシングされる前のウェハの一部を概略的に示す平面図であり、図1(B)は、レーザ光の照射装置である。また、図2(A)は、図1(A)を一点鎖線A-A線に沿って切断して得られる切り口(すなわち、断面)を図中矢印方向から見た断面図である。図2(B)~図2(D)は、図2(A)に続く、この実施の形態の半導体装置及びその製造方法の説明に供する断面図である。

[0030]

この実施の形態の半導体装置の製造方法を以下に説明する。

[0031]

先ず、図2(A)に示すように、加工対象物として、ウェハプロセス終了後の 積層体15を用意する。積層体15には、後のダイシング工程を経て個片化され るべき、複数個の実効チップ領域24が行列配置されて設けられている。尚、図 2(A)には、図の複雑化を回避するために、一例として、3つの実効チップ領域24を図示してある。尚、この積層体15をウェハとも称する。

[0032]

また、積層体15の表面には、実効チップ領域24毎にダイシングするのに要するダイシング領域20が、隣り合う実効チップ領域24間に所定の幅で形成されている。

[0033]

この実施の形態の積層体15は、第1の層12と、当該第1の層12よりもレーザ光を透過させ難い難透過性の第2の層17とを具えている。

[0034]

この第2の層17は、ダイシング領域20に設けられた、プロセスモニタ用の TEG(Test Element Group)を構成している。TEGとは、ウェハプロセスに含まれる各プロセス用の評価用回路である。近年では、ウェハ1枚当たりのチップ収集数の向上を目的として、ダイシング領域20に形成する場合が多い。

[0035]

この構成例の第1の層12は、シリコン(Si)基板である。

[0036]

この構成例の第2の層17は、ダイシング領域20のシリコン基板12上に形成されている、電極パッド16b、シリコン酸化膜14b及びパッシベーション膜18bで構成されている。電極パッド16bは、ダイシング領域20のシリコン基板12へのレーザ光を透過させ難い難透過性を有するため、以下、電極パッド16bを難透過部と称する場合がある。

[0037]

具体的に、ダイシング領域20では、アルミニウムからなる電極パッド16bが、シリコン基板12上に設けられたシリコン酸化膜14bを介して形成されて

いる。シリコン酸化膜 1 4 b上には、電極パッド 1 6 b の表面を露出させるように、シリコン窒化膜からなるパッシベーション膜 1 8 b が形成されている。

[0038]

尚、難透過部は、TEGが具える電極パッド16bの金属層部分のみに限定されない。よって、ダイシング領域20に、TEGに替わって、例えば、ウェハバーン・イン用の金属配線層が形成されている場合には、当該金属配線層を難透過部とする構成であっても良い。

[0039]

一方、実効チップ領域24のシリコン基板12上には、アルミニウムからなる電極パッド16aが、シリコン基板12上に形成されたシリコン酸化膜14aを介して形成されている。シリコン酸化膜14a上には、電極パッド16aの表面を露出させるように、シリコン窒化膜からなるパッシベーション膜18aが形成されている。

[0040]

積層体15のシリコン基板12の裏面aを、シートであるダイシングテープ26上に固定する。ダイシングテープ26には、ポリオレフィンからなる基材表面に、粘着材となる紫外線硬化型アクリル樹脂が塗布されたものを使用できる。

[0041]

続いて、図2(B)に示すように、第1の研削工程として、第2の層17を研削して除去して、ダイシング領域20の、第1の層であるシリコン基板12を露出させる。

[0042]

すなわち、この実施の形態での第1の研削工程は、積層体15のダイシング領域20のシリコン基板12上にある難透過部である、電極パッド16bの除去を主たる目的とする。一般的に、シリコン酸化膜14b及びパッシベーション膜18bは、レーザ光を透過するためである。しかし、実際には、電極パッド16bの選択的な除去は複雑である。さらに、ダイシング工程時におけるダイシング領域20のより一層の平滑性、及び個片化処理の容易性を考慮して、シリコン酸化膜14b及びパッシベーション膜18bの除去も同時に行うのが好ましい。

[0043]

第1の研削工程は、研削手段として、例えば、高速回転させたブレードを用いて行う。金属製の円盤の外周部に $20\sim30\mu$ mの範囲内の粒径が多数を占めるダイヤモンド細粒が固着された#600(目の粗さの指標)ブレードから、 $4\sim6\mu$ mの範囲内の粒径が多数を占めるダイヤモンド細粒が固着された#2000ブレードを用いるのが良い。

[0044]

また、より好ましくは、 $5\sim10~\mu$ mの範囲内の粒径が多数を占めるダイヤモンド細粒が固着された \sharp 1500 ブレードを用いるのが良い。きめの細かいダイヤモンドが固着されたブレードは、研削面の平滑性を向上させることができる一方で、ブレードの目詰まりが問題となる。そこで、これらを鑑み、 $5\sim10~\mu$ mの範囲内の粒径が多数を占めるダイヤモンド細粒が固着されたブレードとするのが実用上好適だからである。

[0045]

具体的には、軸回りに高速回転させた、 $5\sim10~\mu$ mの範囲内の粒径が多数を占めるダイヤモンド細粒が固着されたブレード28を、ダイシング領域20の電極パッド16bに押し当てる。そして、このブレード28を、ダイシング領域20に沿って所定の圧力を加えながらシリコン基板12の方向へ移動させる。このときのブレードの切り込み深さは、難透過部である電極パッド16bをはじめ、パッシベーション膜18b及びシリコン酸化膜14bが除去される深さとなるように、序々に切り込みを深くしていく。こうして、ダイシング領域20のシリコン基板12を露出させる。尚、この第1の研削工程では、少なくとも電極パッド16bが除去されれば良い。そのため、ブレード28の切り込み深さは任意好適に設定可能であるが、ダイシング領域20のシリコン基板12の表層が許容範囲内で僅かに研削される程度とするのが良い。これにより、第2の層17(14b、16b及び18b)の除去はもとより、ダイシング領域20の、シリコン基板12の表面bの平滑化を併せて実現できるからである。また、研削条件を任意好適に設定することにより、第1の研削工程後のシリコン基板12の表面bを鏡面にすることも可能である。

[0046]

続いて、図2(C)に示すように、レーザ光によって加工対象物を切断するダイシング工程を行う。この実施の形態では、非溶融方式(あるいは、非加熱加工方式とも称する)のレーザーダイシングを例に挙げて説明する。

[0047]

この実施の形態では、非溶融方式のレーザーダイシングを行うに当たり、レーザ光の照射条件を、例えば、光源をYAGレーザとし、レーザ光波長を1064mnとし、及びレーザ光スポット断面積を3.14×10-8cm²として行う。また、レーザ光を照射する際の位置合わせは、シリコン基板12が赤外線を透過することから、赤外カメラで観察することにより可能である。尚、レーザ光の照射条件は上述のみに限定されず、目的や設計に応じて任意好適に設定可能である。

[0048]

具体的には、ダイシング領域20に露出されたシリコン基板12の内部にレーザ光の集光点を合わせながら、当該ダイシング領域20に沿ってレーザ光を照射する。

[0049]

このときのレーザ光の照射装置の一例は、図1(B)に示すように、レーザ光源80と対象物82との間の所定位置に集光レンズ84が設けられた構成である。このような構成によれば、集光レンズ84によってレーザ光を対象物82の深さ方向の任意の部分に選択的に集光(図中、集光点をPで示してある。)することができる。

[0050]

ダイシング工程を実施するに当たり、既に、第1の研削工程で、ダイシング領域20に当初形成されていた電極パッド16bが除去されている。そのため、レーザ光がダイシング領域20で乱反射、あるいはレーザ光がシリコン基板12の表面で散乱されることによりレーザ光のシリコン基板12内への集光率が低下するのを抑制することができる。

[0051]

この実施の形態では、シリコン基板12の内部に高精度で集光されたレーザ光によって、多光子吸収に起因する改質部23が形成される。またこのとき、改質部23の形成に伴う内部応力や歪みによって、改質部23を起点とするクラック25が発生する。すなわち、改質部23は、この発生に起因してクラック25が発生するのでクラック発生源とも称する。

[0052]

この実施の形態の非溶融方式では、ダイシング領域20に沿って改質部23に起因して発生するクラック25によって、積層体15自体がチップ10に切断される。或いは、このクラック25を利用して、実効チップ領域24及びダイシング残余領域20aからなる積層体をチップ10に、それぞれ切断することができる。

[0053]

ここでのクラック25は、シリコン基板12の表面 b から裏面 a に到達するスルーカットの場合であるが、シリコン基板の裏面 a に到達しないハーフカットの場合であっても良い。ハーフカットである場合は、その後、さらに新たなダイシング工程を行うか、又はシリコン基板を折り曲げて、積層体15をダイシング領域20に沿って個々のチップ10に切断することができる。

[0054]

その後、ダイシングテープ26から、切断された各チップを剥がし取る。

[0055]

ダイシングテープ26の紫外線硬化型アクリル樹脂に、紫外線を照射して硬化させる。その後、基材部分を所定方向に延ばして、チップ10間に間隙を形成する(図2(D))。この状態を維持しながら、ダイシングテープ26の裏面から力を加えて個別にチップ10を突き上げて、ダイシングテープから個々のチップ10である半導体装置を剥がし取る(以下、この工程を剥離工程と称する。)。

[0056]

上述した説明から明らかなように、この実施の形態では、レーザによる非溶融 方式のダイシング工程を行うに当たり、前処理として、被ダイシング面の平滑化 を目的とする第1の研削工程を行っている。

[0057]

よって、ダイシング工程の際に、レーザ光が被ダイシング面で乱反射、あるいはレーザ光がシリコン基板の内部にまで透過されても、散乱によって集光率が低下するのを抑制することができる。

[0058]

そのため、これまでのように、ブレードを用いたダイシング方法のみでチップ を個片化する場合よりも、カーフ幅やチッピングの発生を抑制することができる

[0059]

その結果、実際のチップサイズに対するマージンをこれまでよりも狭く設計することができるので、個片化後のチップサイズの小型化を図ることができる。

[0060]

これに伴い、ウェハ1枚当たりのチップ収集数が向上するため、製品コストの 低減を期待できる。

[0061]

<第2の実施の形態>

図3を参照して、この発明の第2の実施の形態につき説明する。図3(A)~

- (D) は、この実施の形態の半導体装置及びその製造方法の説明に供する、図 2
- (A) ~ (D) と同様な、断面図である。尚、第1の実施の形態で既に説明した構成要素と同一の構成要素には同一の番号を付して示し、その具体的な説明を省略する(以下の各実施の形態についても同様とする)。

$[0\ 0\ 6\ 2]$

この実施の形態では、第1の研削工程を、第1の層であるシリコン層12の裏面 a に対して行う点が、第1の実施の形態との主な相違点である。

[0063]

先ず、図3(A)に示すように、第1の実施の形態で説明した積層体(ウェハ)15の第2の層17の頂面cを、ダイシングテープ26上に固定する。

[0064]

その後、第1の研削工程として、シリコン基板12の裏面aの研削を行う。

[0065]

この実施の形態の第1の研削工程は、シリコン基板12の薄型化、及びシリコン基板12の表面(ここでは、裏面aに相当する。)の平滑化を主たる目的とする。

[0066]

そこで、図3 (B) に示すように、先ず、研削手段として、例えば、比較的きめの粗いダイヤモンドが固着された砥石を軸回りに高速回転させながら、シリコン基板12の裏面a全体の研削を行い、シリコン基板12を所定の厚み程度とする(1回目の研削)。初めにきめの粗い砥石を使用するのは、処理時間の短縮等を考慮してのことである。その後、上述の砥石よりもきめの細かいダイヤモンド細粒が固着された砥石29でシリコン基板12の裏面a全体をさらに研削して、シリコン基板12の厚さをさらに薄くする(2回目の研削)。

[0067]

こうした第1の研削工程によって、シリコン基板の薄型化はもとより、シリコン基板の裏面 a の平滑化を併せて実現できる。また、2回目の研削が、1回目の研削よりもきめの細かい砥石を使用して実行されるので、第1の研削工程後のシリコン基板の裏面 a を鏡面にすることも可能である。尚、ここでの研削手段は砥石のみに限定されず、シリコン基板12の全面を研削可能なものを任意好適に選択することができる。

[0068]

続いて、レーザ光によるダイシング工程として、非溶融方式のダイシング工程 を、第1の実施の形態で説明した方法と同様の方法で行う(図3 (C))。

[0069]

ダイシング工程を行うに当たり、既に、第1の研削工程で、ダイシング領域20のシリコン基板12の裏面 a が平滑化されている。そのため、レーザ光がダイシング領域20で乱反射、あるいはレーザ光が加工対象物の表面で散乱されることによりレーザ光の加工対象物内への集光率が低下するのを抑制することができる。

[0070]

したがって、第1の実施の形態と同様に、シリコン基板12の内部に高精度で 集光されたレーザ光によって、改質部23が形成される。そして、この改質部2 3を起点とするクラック25を利用して、積層体(ウェハ)15を、実効チップ 領域24及びダイシング残余領域20aからなるチップ10にそれぞれ切断する ことができる。尚、ダイシング工程終了後、第2の層17は、電極パッド16b が難透過部であることから、ダイシング領域20に切断されずに残存している。

[0071]

その後、第1の実施の形態と同様の方法で、ダイシングテープ26から切断された各チップを剥がし取る、剥離工程を行う(図3(D))。

[0072]

この実施の形態の剥離工程では、ダイシングテープを所定方向に延ばすことよって第2の層17部分を機械的に破壊し、チップ10間に間隙を形成することができる。

[0073]

上述した説明から明らかなように、この実施の形態では、第1の実施の形態と同様の効果を得ることができる。

[0074]

さらに、この実施の形態の第1の研削工程によって、シリコン基板表面の平滑 化と、シリコン基板の薄型化とを併せて行うことができる。

[0075]

そのため、ダイシング工程では、薄型化されたシリコン基板等に対して顕著であるカーフ幅やチッピングの発生を抑制することができる。

[0076]

したがって、この実施の形態によれば、薄型化が実現された半導体装置を、効率良くかつ安定して得ることができる。

[0077]

<第3の実施の形態>

図4を参照して、この発明の第3の実施の形態につき説明する。図4 (A) ~ (D) は、この実施の形態の半導体装置及びその製造方法の説明に供する、図2

(A) ~ (D) と同様な、断面図である。

[0078]

この実施の形態では、第1の層を、サファイア層37上にシリコン薄膜35が形成されたSOS(Silicon On Sapphire)基板32とした点が、第1の実施の形態との主な相違点である。SOS基板32とは、サファイア基板37上に、水素化ケイ素(SiH $_4$)ガスの熱分解によって単結晶であるシリコン薄膜35をエピタキシャル成長させた基板である。尚、積層体40のうち、SOS基板32以外の構造については第1の実施の形態と同様であるので、その詳細な説明は省略する。

[0079]

先ず、図4 (A) に示すように、加工対象物として、ウェハプロセス終了後の 積層体4 0を用意する。積層体4 0には、後のダイシング工程を経て個片化され る、複数のチップ2 7が行列配置されている。尚、図4 (A) では、図の複雑化 を回避するために、一例として、3 つのチップを図示してある。

[0080]

積層体 40のサファイア基板 37の裏面 d を、ダイシングテープ 26 上に固定した後、第1の実施の形態と同様に、第1の研削工程からレーザ光によるダイシング工程、すなわち非溶融方式のダイシング工程までを行う(図 4 (B) \sim (C) 。

[0081]

そのため、この実施の形態のダイシング工程においても改質層23が形成されるが、ここではサファイア基板37が難削材であることから、サファイア基板37の裏面 d にクラック38が到達しない、ハーフカットとなる場合が多い。この場合は、さらに新たなダイシング工程を行い新たにクラック39を形成してなどして、積層体40をダイシング領域20に沿って切断しておくのが良い。第2の実施の形態のように剥離工程において、各チップ毎に機械的に破壊するのは、サファイア基板が難削材であることから困難なためである。

[0082]

続いて、第1の実施の形態と同様の方法で、ダイシングテープ26から、切断

された各チップを剥がし取る、剥離工程を行う(図4 (D))。

[0083]

上述した説明から明らかなように、この実施の形態では、第1の実施の形態と 同様の効果を得ることができる。

[0084]

さらに、サファイア基板のような難削材を具えた加工対象物のダイシング時間 を、これまでのように、ブレードを用いたダイシング方法のみで行う場合よりも 、大幅に短縮することができる。

[0085]

よって、従来よりも高効率なダイシングを実現できるため、製品コストの低減 を期待できる。

[0086]

<第4の実施の形態>

図5~図7を参照して、この発明の第4の実施の形態に係る半導体装置及びその製造方法つき説明する。図5は、この実施の形態に係る半導体装置にダイシングされる前のウェハの一部を概略的に示す平面図である。また、図6(A)は、図5を一点鎖線B-B線に沿って切断して得られる切り口(すなわち、断面)を図中矢印方向から見た断面図である。図6(B)~図7(B)は、図6(A)に続く、この実施の形態の半導体装置及びその製造方法の説明に供する断面図である。この実施の形態では、ダイシング工程を要する加工対象物を封止層を具える構造とし、一例としてWCSPの場合につき説明する。

[0087]

この実施の形態の半導体装置の製造方法を以下に説明する。

[0088]

先ず、図6(A)に示すように、加工対象物として、外部端子形成工程後の積層体65を用意する。積層体65には、後のダイシング工程を経て個片化されるべき、複数個のWCSP実効領域60が行列配置されている。尚、この実施の形態では、外部端子形成後のウェハから個片化された、個々のパッケージをWCSPと称して説明する。また、図6(A)には、図の複雑化を回避するために、一

例として、2つのWCSP実効領域60を図示してある。

[0089]

また、積層体65の表面には、WCSP実効領域60にダイシングするのに要するダイシング領域62が、隣り合うWCSP実効領域60間に所定の幅で形成されている。

[0090]

この実施の形態の積層体65は、第1の層42と、当該第1の層42よりもレーザ光を透過させ難い難透過性の第2の層47とを具えている。

[0091]

この構成例の第1の層42は、シリコン基板である。

[0092]

この構成例の第2の層47は、ダイシング領域62のシリコン基板42上に形成されている、電極パッド46b、シリコン酸化膜44b、パッシベーション膜48b及び封止層55bである。第2の層47を構成する電極パッド46b及び封止層55bは、ダイシング領域62のシリコン基板42へのレーザ光を透過させ難い難透過性を有するため、以下、電極パッド46b及び封止層55を難透過部と称する。

[0093]

この第2の層47のうち、電極パッド46b、シリコン酸化膜44b及びパッシベーション膜48bは、第1の実施の形態と同様に、プロセスモニタ用のTE Gを構成している。また、封止層55bは、これら電極パッド46b、シリコン酸化膜44b及びパッシベーション膜48bを覆うように形成されている。尚、詳細な構造については、第1の実施の形態と同様であるので、その説明を省略する。

[0094]

一方、WCSP実効領域60となる領域のシリコン基板42上には、アルミニウムからなる電極パッド46aが、シリコン基板42上に形成されたシリコン酸化膜44aを介して形成されている。シリコン酸化膜44a上には、電極パッド46aの表面を露出させるように、シリコン窒化膜からなるパッシベーション膜

48 a とポリイミド膜からなる絶縁膜50とが順次形成されている。さらに、各電極パッド46 a は、それぞれ、専用の再配線層52を介して、各ポスト部54 と電気的に個別に接続されている。尚、これら再配線層52は、銅(Cu)からなり、配線設計の自由度を付与するために設けられている。また、シリコン基板42上には、ポスト部54の端面(或いは、頂面)が露出される厚みで、エポキシ樹脂からなる封止層55 a が形成されている。ポスト部54上には、実装基板に接続するための外部端子56が形成されている。尚、WCSPの構造の詳細については既に公知であるので、その詳細な説明は省略する。

[0095]

積層体65の外部端子56を、ダイシングテープ66上に固定する。

[0096]

続いて、図6 (B) に示すように、第1の研削工程を行う。

[0097]

ここでの第1の研削工程は、第2の実施の形態と同様に、シリコン基板42の 薄型化、及びシリコン基板42の表面(ここでは、裏面fに相当する。)の平滑 化を主たる目的とする。

[0098]

そこで、この実施の形態においても、第2の実施の形態の第1の研削工程と同様に第1の研削工程を行って、シリコン基板42の薄型化及び平滑化行う。

[0099]

続いて、レーザ光によるダイシング工程として、非溶融方式のダイシング工程 を、第1の実施の形態で説明した方法と同様の方法で行う(図6 (C))。

[0100]

ダイシング工程を行うに当たり、既に、第1の研削工程で、ダイシング領域62のシリコン基板42の裏面fが平滑化されている。そのため、レーザ光がダイシング領域62で乱反射、あるいはレーザ光が加工対象物の表面で散乱されることによりレーザ光の加工対象物内への集光率が低下するのを抑制することができる。

[0101]

したがって、第1の実施の形態と同様に、シリコン基板42の内部に高精度で 集光されたレーザ光によって、改質部23が形成される。そして、この改質部2 3を起点とするクラック68を利用して、シリコン基板42部分を切断すること ができる。こうして、ダイシングテープ66上に、ダイシング領域62に沿って 、シリコン基板42にクラック68及びダイシング残余領域が形成された、積層 体651を得る。尚、ダイシング工程終了後、第2の層47は、電極パッド46 b及び封止層55bが難透過部であることから、ダイシング領域62に切断され ずに残存している。

[0102]

その後、この実施の形態では、第2の研削工程として、第2の層47を構成する封止層55bの表面から、第1の層であるシリコン基板42のうち第2の層47と対面する面eに向かって研削を行う。

[0103]

そこで、先ず、シリコン基板 4 2 の裏面 f を真空吸引装置を用いて吸引するか、或いは、ダイシングテープ 6 6 の裏面 g を真空吸引装置を用いて吸引するかによって、積層体 6 5 1 からダイシングテープ 6 6 を剥離する。

[0104]

次に、図7(A)に示すように、積層体651のシリコン基板42の裏面fを、ダイシングテープ70上に固定する。

[0105]

その後、第2の研削工程として、軸回りに高速回転させたブレード(不図示)を、ダイシング領域62の封止層55bに押し当て、ダイシング領域62に沿って所定の圧力を加えながらシリコン基板42の方向へ移動させる。このときブレードの切り込み深さは、シリコン基板42が露出される深さとなるように、序々に切り込みを深くしていく。

[0106]

こうして、WCSP実効領域60及びダイシング残余領域62aからなるWCSP100に、それぞれ切断することができる。尚、第2の研削工程時の位置合わせとして、例えば、封止層(55a、55b)が形成されていないウェハの縁

部にマークを形成して行うことができる。

[0107]

その後、第1の実施の形態と同様の方法で、ダイシングテープ70から、切断された各WCSP100を剥がし取る、剥離工程を行う(図7(B))。

[0108]

こうして剥がし取られたWCSP100は、封止層55aの側端面mが、シリコン基板42の側端面nよりも内側に形成された構造を有している。このことは、封止層55aの側端面mが、ブレードによって形成された切断面であるのに対して、シリコン基板42の側端面nが、レーザ光を照射して形成された改質部に基づいて形成されたクラックによって形成された切断面であることに起因している。

[0109]

この実施の形態において、切断面の間隔が $50 \sim 200 \, \mu$ m となるブレード、及び切断面の間隔が $0.2 \sim 40 \, \mu$ m となるレーザー光を用いた切断の場合には、側端面m は側端面 n よりも $5 \sim 100 \, \mu$ m の範囲内で内側に形成される。また、より一般的な、切断面の間隔が $35 \sim 100 \, \mu$ m となるブレード、及び切断面の間隔が $0.1 \sim 15 \, \mu$ m 程度となるレーザー光を用いた切断の場合には、側端面m は側端面 n よりも $10 \sim 75 \, \mu$ m の範囲内で内側に形成される。

[0110]

上述した説明から明らかなように、この実施の形態では、第1の実施の形態と 同様の効果を得ることができる。

[0111]

さらに、この実施の形態の第1の研削工程では、シリコン基板表面の平滑化と 、シリコン基板の薄型化とを併せて行うことができる。

[0 1 1 2]

そのため、ダイシング工程では、薄型化されたシリコン基板等に対して顕著であるカーフ幅やチッピングの発生を抑制することができる。

[0113]

したがって、この実施の形態によれば、薄型化が実現された半導体装置を、効

率良くかつ安定して得ることができる。

[0114]

<第5の実施の形態>

図8を参照して、この発明の第5の実施の形態に係る半導体装置及びその製造方法につき説明する。図8(A)~(D)は、この実施の形態の半導体装置及びその製造方法の説明に供する、図2(A)~(D)と同様な断面図である。

[0115]

この実施の形態では、第1の研削工程を第2の層47に対して行う点が、第4の実施の形態との主な相違点である。

[0116]

すなわち、この実施の形態での第1の研削工程は、ダイシング領域62にある 難透過部である、電極パッド46b及び封止層55bの除去を主たる目的とする 。一般的に、シリコン酸化膜44b及びパッシベーション膜48bは、レーザ光 を透過する透明部であるためである。しかし、実際には、電極パッド46b及び 封止層55bの選択的な除去は複雑である。さらに、ダイシング工程時における ダイシング領域62のより一層の平滑性、及び個片化処理の容易性を考慮して、 シリコン酸化膜44b及びパッシベーション膜48bの除去も同時に行うのが好 ましい。

[0117]

そこで、先ず、図8(A)に示すように、第4の実施の形態で説明した積層体65のシリコン基板42の裏面fを、ダイシングテープ74上に固定する。

[0118]

その後、第1の研削工程として、高速回転させたブレード(不図示)の外周部を、ダイシング領域62の封止層55bに押し当て、ダイシング領域62に沿って所定の圧力を加えながらシリコン基板42の方向へ移動させる。このときブレードの切り込み深さは、シリコン基板42が露出される深さとなるように、序々に切り込みを深くしていく。こうして、ダイシング領域62のシリコン基板42を露出させる(図8(B))。

[0119]

このとき、ブレードの切り込み深さは、シリコン基板 4 2 の表層が僅かに研削される程度とするのが良い。これにより、第 2 の層 4 7 の除去はもとより、シリコン基板 4 2 の表層を平滑化させることができる。

[0120]

その後、レーザ光によるダイシング工程として、非溶融方式のダイシング工程 を、第1の実施の形態で説明した方法と同様の方法で行う。

[0121]

ここでのダイシング工程も、既に説明したように、ダイシング領域62に形成される改質部23に沿って発生するクラック68を利用して、WCSP実効領域60及びダイシング残余領域62aからなるWCSP100を、それぞれ切断することができる(図8(C))。

[0122]

その後、第4の実施の形態と同様に、ダイシングテープ70から切断された各WCSP100を剥がし取る、剥離工程を行う(図7(B))。

[0123]

こうして剥がし取られたWCSP100も、第4の実施の形態の場合と同様に、封止層55aの側端面mが、シリコン基板42の側端面nよりも内側に形成された構造を有している。このことは、封止層55の側端面mが、ブレードによって形成された切断面であるのに対して、シリコン基板42の側端面nが、レーザ光を照射して形成された改質部に基づいて形成されたクラックによって形成された切断面であることに起因している。

[0124]

また、この実施の形態においても、切断面の間隔が $50\sim200\,\mu$ mとなるブレード、及び切断面の間隔が $0.2\sim40\,\mu$ mとなるレーザー光を用いた切断の場合には、側端面mは側端面 n よりも $5\sim100\,\mu$ mの範囲内で内側に形成される。また、より一般的に、切断面の間隔が $35\sim100\,\mu$ mとなるブレード、及び切断面の間隔が $0.1\sim15\,\mu$ m程度となるレーザー光を用いた切断の場合には、側端面mは側端面 n よりも $10\sim75\,\mu$ mの範囲内で内側に形成される。

[0125]

上述した説明から明らかなように、この実施の形態では、第1の実施の形態と 同様の効果を得ることができる。

[0126]

さらにこの実施の形態では、ダイシング工程終了後の積層体を一旦ダイシング テープから剥離した後、当該積層体を再び新たなダイシングテープに固定し直す 工程が不要である。よって、第4の実施の形態よりも、製造工程の複雑化を緩和 することができる。

[0127]

尚、不図示ではあるが、シリコン基板の替わりに、第3の実施の形態で説明したSOS基板を用いた構成であっても良い。

[0128]

以上、この発明は、上述した実施の形態の組合せのみに限定されない。よって 、任意好適な段階において好適な条件を組み合わせ、この発明を用いることがで きる。

[0129]

例えば、レーザ光による非加熱加工方式のダイシング方法は、上述した方法の みに限定されない。従って、目的や設計に応じて種々のレーザ光による非加熱加 工方式を適用することができる。

[0130]

また、上述した実施の形態では、加工対象物として、ウェハプロセス終了後のウェハ、またはWCSPに個片化前のウェハを例に挙げて説明したが、これに限定されるものではない。すなわち、ダイシングによる個片化が必要な加工対象物に対して適用可能である。また、このときの加工対象物の形状は円形状のみに限定されず、例えば、矩形状であっても良い。

[0131]

また、上述した各実施の形態では、加工対象物を固定する粘着材として、紫外線硬化型アクリル樹脂を用いたが、ワックス等を用いた構成であっても良い。また、ダイシングテープのようなシートによる固定に限定されず、例えば、固定用の治具を用いた場合であっても良い。

[0132]

【発明の効果】

上述した説明から明らかなように、この発明によれば、レーザ光によるダイシングを行う前処理として、加工対象物の被ダイシング面上の難透過部の除去や平滑化が可能となる第1の研削工程を行っておく。

[0133]

これにより、前処理である第1の研削工程を行わない場合に比べ、レーザ光が 加工対象物表面で乱反射、あるいはレーザ光が加工対象物の内部にまで透過され ても散乱によって集光率が低下するのを、抑制することができる。

[0134]

その結果、これまでのように、ブレードを用いたダイシング方法の場合よりもカーフ幅やチッピングの発生を抑制することができ、よって、半導体装置の小型化を実現することができる。

【図面の簡単な説明】

【図1】

この発明の第1の実施の形態に係る半導体装置にダイシングされる前のウェハ の一部分を示す概略的平面図及びレーザ光の照射装置である。

【図2】

(A)~(D)は、この発明の第1の実施の形態の半導体装置の製造工程を説明する工程図である。

【図3】

(A)~(D)は、この発明の第2の実施の形態の半導体装置の製造工程を説明する工程図である。

図4

(A)~(D)は、この発明の第3の実施の形態の半導体装置の製造工程を説明する工程図である。

【図5】

この発明の第4の実施の形態に係る半導体装置にダイシングされる前のウェハの一部分を示す概略的平面図である。

【図6】

(A)~(C)は、この発明の第4の実施の形態の半導体装置の製造工程を説明する工程図(その1)である。

【図7】

(A)及び(B)は、この発明の第4の実施の形態の半導体装置の製造工程を 説明する工程図(その2)である。

【図8】

(A)~(D)は、この発明の第5の実施の形態の半導体装置の製造工程を説明する工程図である。

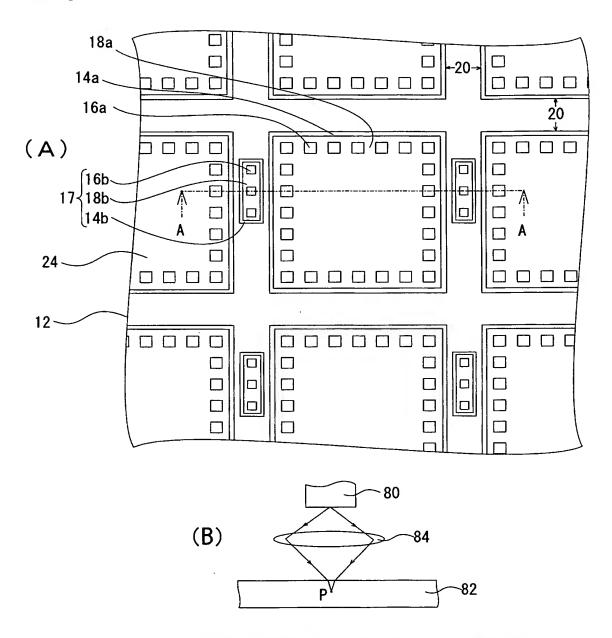
【符号の説明】

- 10:チップ(半導体装置)
- 12、42:シリコン基板 (第1の層)
- 14a、14b、44a、44b:シリコン酸化膜
- 15、40、65、651:積層体(加工対象物)
- 16a、16b、46a、46b:電極パッド
- 17、47:第2の層
- 18a、18b、48a、48b:パッシベーション膜
- 20、62:ダイシング領域
- 20 a:ダイシング残余領域
- 23:改質部
- 24:実効チップ領域
- 25、38、39、68: クラック
- 26、66、70、74:ダイシングテープ(シート)
- 27:チップ
- 28:ブレード
- 29:砥石
- 32: SOS基板
- 35:シリコン薄膜
- 37:サファイア基板

- 50:ポリイミド膜
- 52:再配線層
- 55a、55b:封止層
- 60:パッケージ実効領域
- 80:レーザ光源
- 82:対象物
- 84:集光レンズ
- 100:WCSP (半導体装置)

【書類名】 図面

[図1]



12: シリコン基板 (第1の層) 14a, 14b: シリコン酸化膜

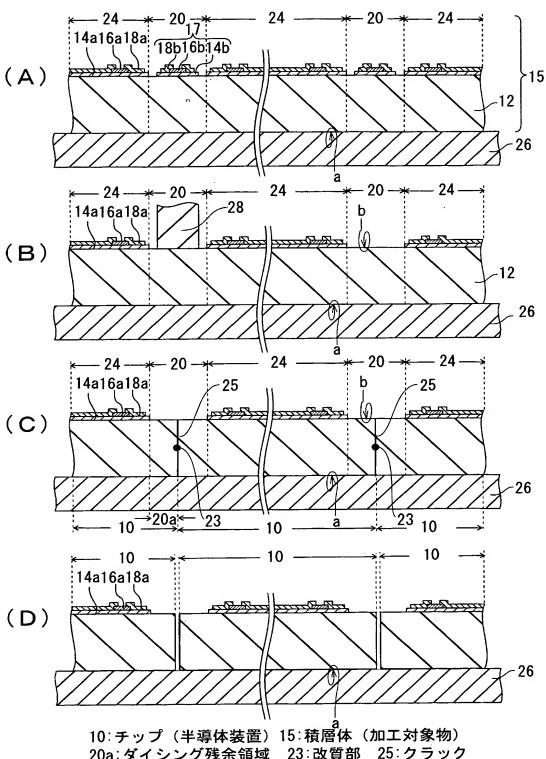
16a, 16b: 電極パッド 17: 第2の層 18a, 18b: パッシベーション膜

20: ダイシング領域 24: チップ実効領域 80: レーザ光源

82:対象物 84:集光レンズ

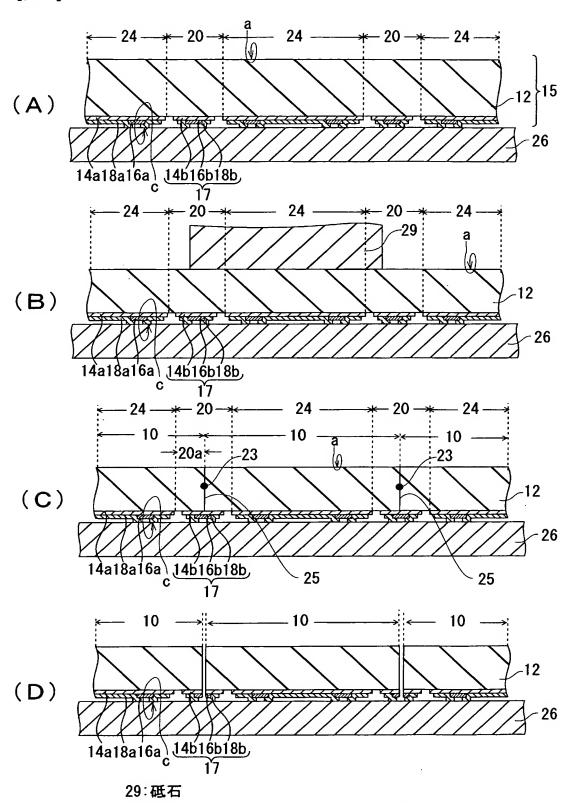
この発明の第1の実施の形態の説明に供する図

図2]



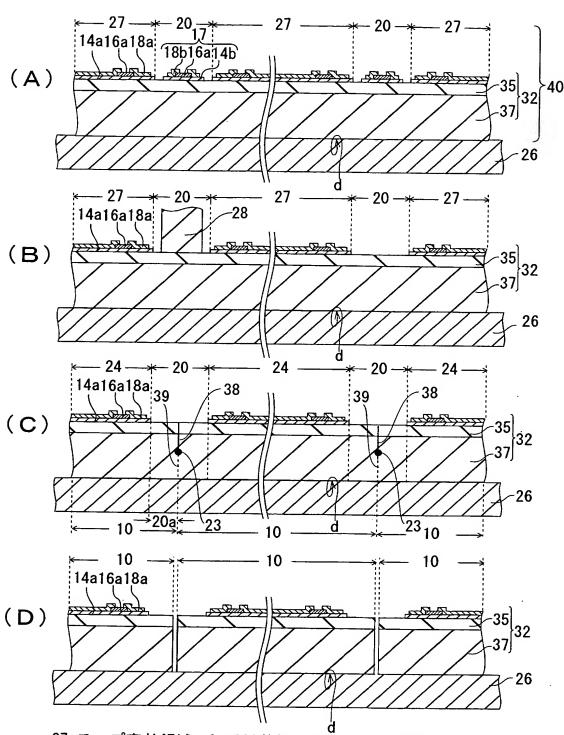
10:チップ(半導体装置) 15:積層体(加工対象物) 20a:ダイシング残余領域 23:改質部 25:クラック 26:ダイシングテープ(シート) 28:ブレード この発明の第1の実施の形態の半導体装置の製造工程図





この発明の第2の実施の形態の半導体装置の製造工程図

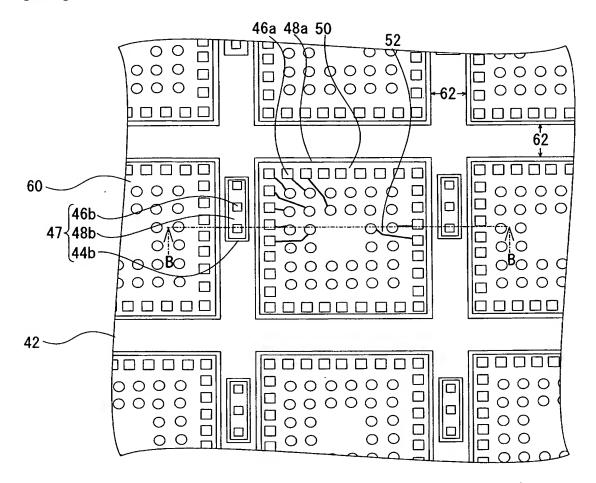
【図4】



27: チップ実効領域 32: SOS基板 35: シリコン薄膜 37: サファイア基板 38: 39: クラック 40: 積層体 (加工対

37:サファイア基板 38,39:クラック 40:積層体 (加工対象物) この発明の第3の実施の形態の半導体装置の製造工程図

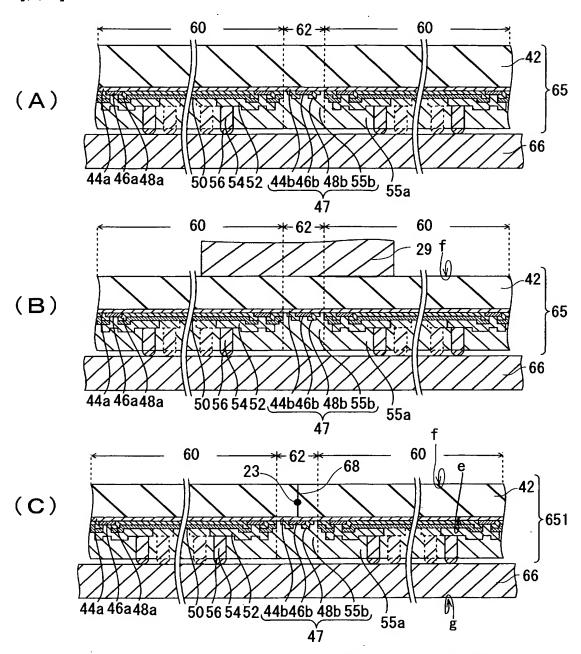
【図5】



42: シリコン基板(第1の層) 44a, 44b: シリコン酸化膜 46a, 46b: 電極パッド 47: 第2の層 48a, 48b: パッシベーション膜 50: ポリイミド膜 52: 再配線層 60: パッケージ実効領域 62: ダイシング領域

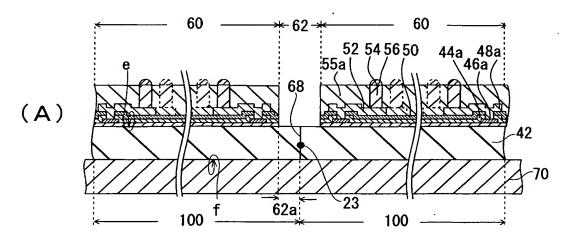
この発明の第4の実施の形態の説明に供する図

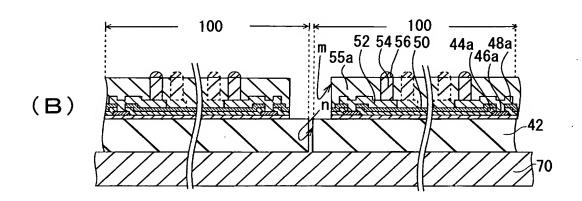




55a, 55b: 封止層 65, 651: 積層体 (加工対象物) 66: ダイシングテープ (シート) 68: クラック この発明の第4の実施の形態の半導体装置の製造工程図 (その1)

【図7】

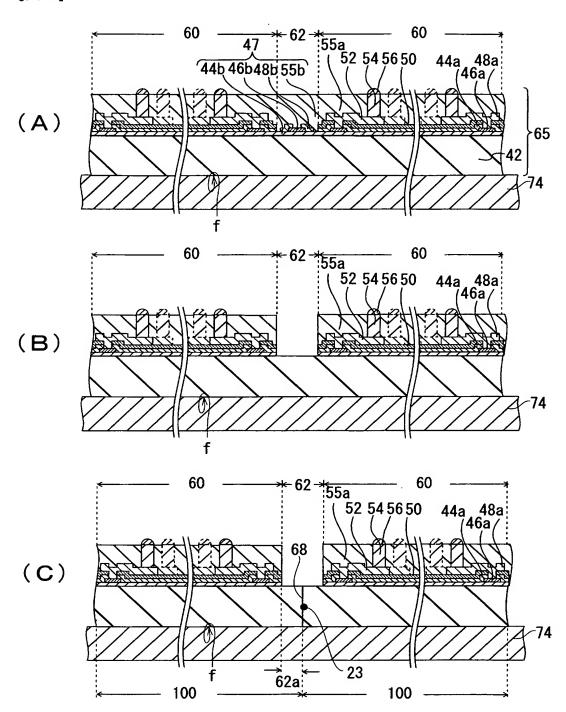




70: ダイシングテープ (シート) 100: WCSP (半導体装置)

この発明の第4の実施の形態の半導体装置の製造工程図 (その2)





74: ダイシングテープ (シート) この発明の第5の実施の形態の半導体装置の製造工程図



【書類名】 要約書

【要約】

【課題】 レーザ光を用いたダイシング工程を行う際に発生する、カーフ幅やピッチングを抑制する。

【解決手段】ウェハプロセス終了後の積層体15に対してダイシング工程を行うに当たり、その前処理として、ダイシング領域20のシリコン基板12上に形成されている、TEGの構成部分である、レーザ光を透過させ難い電極パッド16 bをはじめシリコン酸化膜14bやパッシベーション膜18bを除去するための第1の研削工程を行っておく。

【選択図】 図2

認定・付加情報

特許出願の番号 特願2003-194873

受付番号 50301145653

書類名 特許願

担当官 第五担当上席 0094

作成日 平成15年 7月11日

<認定情報・付加情報>

【提出日】 平成15年 7月10日

特願2003-194873

出願人履歴情報

識別番号

[000000295]

1. 変更年月日 [変更理由]

1990年 8月22日 新規登録

住所

東京都港区虎ノ門1丁目7番12号

氏 名 沖電

沖電気工業株式会社